

## CA-IS3089WX 5kV<sub>RMS</sub> 隔离式半双工 RS-485 收发器

### 1. 产品特性

- 满足或超过TIA/EIA-485A标准的RS-485收发器
- 数据速率：40Mbps
- 1/8 单位负载（支持多达 256 个总线节点）
- 逻辑侧供电范围：2.375V至 5.5V
- 总线侧供电范围：3.0V至 5.5V
- 总线共模工作范围：-15V 至 +15V
- 高共模瞬态抗扰度：±150kV/μs（典型值）
- 带有限流驱动器和热关断功能
- 开路、短路和空闲总线失效保护
- 工作温度范围：-40 °C至125 °C
- 16引脚宽体SOIC封装，引脚兼容多数隔离式 RS-485 收发器
- 额定工作电压下隔离栅寿命大于40年
- 安全和法规认证：
  - 根据 GB4843.1-2022 的 CQC 认证

### 2. 典型应用

- 光伏逆变器
- 工厂自动化
- 电机驱动器
- 楼宇自动化

### 3. 概述

CA-IS3089WX 是隔离式 RS-485/RS-422 收发器，电气隔离等级高，能够满足工业应用场景严苛的要求。该系列器件内部的逻辑输入与输出缓冲器之间通过二氧化硅（SiO<sub>2</sub>）绝缘栅隔离，能够承受高达 5000V<sub>RMS</sub>（60s）的电气隔离以及具有±150kV/μs 的典型 CMTI 性能。绝缘栅阻断了逻辑侧与总线侧的地环路，有助于降低具有较高地电势差的端口间干扰，确保数据的正确传输。

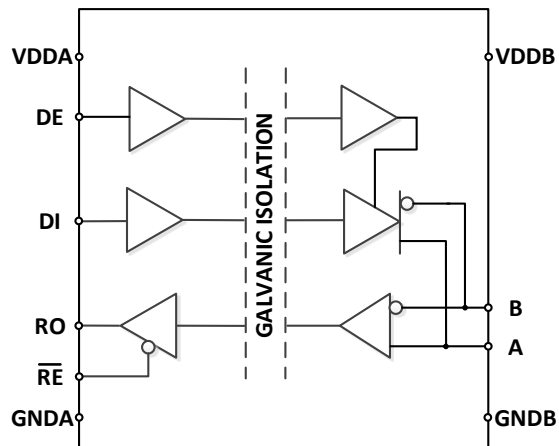
CA-IS3089WX 用于支持多节点数据通信总线，最高通信速率为 40Mbps，最多允许同一总线上挂接 256 个收发器。

CA-IS3089WX 采用 16 引脚、宽体 SOIC 封装，符合行业隔离式 RS-485/RS-422 的标准封装，支持-40°C 到 125°C 的工作温度范围。

#### 器件信息

零件号	封装	封装尺寸(标称值)
CA-IS3089WX	SOIC16-WB(W)	10.30 mm × 7.50 mm

CA-IS3089WX 功能框图



#### 4. 订购指南

表 4-1 有效订购型号

型号	VDDA(V)	VDDB(V)	全/半双工	传输速度(Mbps)	隔离电压(V <sub>RMS</sub> )	封装
CA-IS3089WX	2.375~5.5	3.0~5.5	半双工	40	5000	SOIC16-WB

## 目录

1. 产品特性.....	1	7.9.2. 接收时序特性 .....	9
2. 典型应用.....	1	8. 参数测试电路.....	10
3. 概述.....	1	9. 详细描述.....	13
4. 订购指南.....	2	9.1. 逻辑输入 .....	13
5. 修订历史.....	3	9.2. 接收器 .....	13
6. 引脚功能描述 .....	4	9.3. 驱动器 .....	14
7. 产品规格.....	5	9.4. 器件保护 .....	14
7.1. 绝对最大额定值 <sup>1</sup> .....	5	9.4.1. 信号隔离 .....	14
7.2. ESD 额定值 .....	5	9.4.2. 热关断 .....	14
7.3. 推荐工作条件.....	5	9.4.3. 限流保护 .....	15
7.4. 热参数 .....	5	10. 应用信息.....	16
7.5. 隔离特性.....	6	10.1. 典型应用 .....	16
7.6. 相关安全认证.....	7	10.2. 总线节点数 .....	16
7.7. 电气特性.....	8	10.3. PCB 布板.....	17
7.7.1. 驱动器特性.....	8	11. 封装信息.....	18
7.7.2. 接收器特性.....	8	12. 焊接信息.....	19
7.8. 供电电流.....	8	13. 卷带包装信息.....	20
7.9. 时序特性.....	9	14. 重要声明 .....	21
7.9.1. 驱动时序特性.....	9		

## 5. 修订历史

修订版本号	修订内容	修订日期	页码
Preliminary Version			N/A
Version1.00	初始版本	2023/11/15	N/A
Version1.01	更新安全认证信息； 更新 V <sub>IOSM</sub> 测试条件。	2024/04/16	1,6, 7

## 6. 引脚功能描述

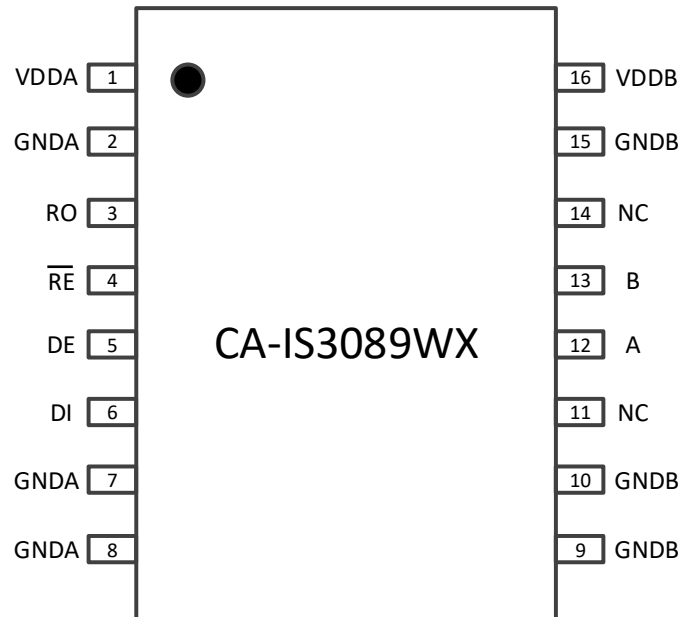


图 6-1 CA-IS3089WX 顶部视图

表 6-1 CA-IS3089WX 引脚功能描述

引脚名称	引脚编号	类型	描述
VDDA	1	电源	逻辑侧电源输入，在 VDDA 与 GNDA 引脚之间连接 0.1 $\mu$ F 和 1 $\mu$ F 旁路电容，电容应尽可能靠近芯片引脚安装。
GNDA	2, 7, 8	地	逻辑侧地，GNDA 是数字信号的地参考端。
RO	3	逻辑输出	接收器数据输出，将 $\overline{RE}$ 置低，接收器使能。 $\overline{RE}$ 为低电平时，如果 $(V_A - V_B) > -50\text{mV}$ ，RO 输出高电平；如果 $(V_A - V_B) < -200\text{mV}$ ，RO 输出低电平。将 $\overline{RE}$ 置高，接收器关闭。
$\overline{RE}$	4	逻辑输入	接收器使能控制输入，低电平有效。
DE	5	逻辑输入	驱动器使能控制输入，高电平有效。DE 为低电平时，禁止数据发送，驱动器输出为高阻；DE 为高电平时，驱动器使能。
DI	6	逻辑输入	驱动器数据输入，DE 为高电平时，如果 DI 为高电平，则同相输出(A)为高电平，反相输出(B)为低电平；DI 为低电平时，输出结果相反。
GNDB	9, 10, 15	地	总线侧地，GNDB 是 RS-485 总线信号的地参考端。
NC	11, 14	无	无内部连接。
A	12	总线输入/输出	RS-485 总线驱动器同相输出/接收器同相输入。当通讯速率达到 40Mbps 时，建议在 A/B 之间并联 330pF MLCC 电容，并将电容紧靠 A/B 引脚放置，距离 1-3mm。
B	13	总线输入/输出	RS-485 总线驱动器反相输出/接收器反相输入。当通讯速率达到 40Mbps 时，建议在 A/B 之间并联 330pF MLCC 电容，并将电容紧靠 A/B 引脚放置，距离 1-3mm。
VDDB	16	电源	总线侧电源输入，在 VDDB 与 GNDB 引脚之间连接 0.1 $\mu$ F 和 1 $\mu$ F 旁路电容，电容应尽可能靠近芯片引脚安装。

**7. 产品规格**
**7.1. 绝对最大额定值<sup>1</sup>**

参数		最小值	最大值	单位
V <sub>DDA</sub> , V <sub>DDB</sub>	电源电压 <sup>2</sup>	-0.5	6.0	V
V <sub>IO</sub>	端口电压 A, B	-30	30	V
V <sub>IO</sub>	端口电压 (除 A, B)	-0.5	V <sub>DDA</sub> + 0.5 <sup>3</sup>	V
I <sub>O</sub>	输出电流	-20	20	mA
T <sub>J</sub>	结温		150	°C
T <sub>STG</sub>	存储温度范围	-65	150	°C

**注:**

1. 工作条件等于或超出上述绝对最大额定值可能会导致器件永久性损坏。这里给出的是器件额定值，并非工作条件，不能据此推断产品能否正常工作。器件长期在超出最大额定值条件下工作会影响产品的可靠性，甚至导致产品损坏。
2. 除总线差分输出/输入电压以外，所有电压值均相对于本地接地端（GNDA 或 GNDB），并且是峰值电压值。
3. 最大电压不得超过 6V。

**7.2. ESD 额定值**

		数值	单位
V <sub>ESD</sub> 静电放电	人体模型 (HBM)，基于 ANSI/ESDA/JEDEC JS-001。	总线引脚到 GNDA	±4000
		总线引脚到 GNDB	±8000
		其它所有引脚	±4000
	器件充电模式(CDM)，基于 JEDEC 规范 JESD22-C101，所有引脚。	±2000	V

**7.3. 推荐工作条件**

参数		最小值	典型值	最大值	单位
V <sub>DDA</sub>	电源电压	2.375	3.3 或 5.0	5.5	V
V <sub>DDB</sub>	电源电压	3.0	3.3 或 5.0	5.5	V
V <sub>OC</sub>	A, B 引脚电压	-7		12	V
V <sub>ID</sub>	A, B 差分输入电压	-12		12	V
R <sub>L</sub>	差分负载电阻	54			Ω
V <sub>IH</sub>	DE, DI 输入阈值逻辑高电平	2.0		V <sub>DDA</sub> + 0.3	V
V <sub>IL</sub>	DE, DI 输入阈值逻辑低电平	-0.3		0.8	
V <sub>IH</sub>	$\overline{RE}$ 输入阈值逻辑高电平	0.7 × V <sub>DDA</sub>		V <sub>DDA</sub> + 0.3	V
V <sub>IL</sub>	$\overline{RE}$ 输入阈值逻辑低电平	-0.3		0.3 × V <sub>DDA</sub>	
DR	信号传输速率			40	Mbps
T <sub>A</sub>	环境温度	-40		125	°C

**7.4. 热参数**

热量表		SOIC16-WB	单位
R <sub>θJA</sub>	IC 结至环境的热阻	83.4	°C/W

7.5. 隔离特性

参数		测试条件	数值	单位
			W	
CLR	外部气隙(间隙) <sup>1</sup>	测量输入端至输出端, 隔空最短距离	8	mm
CPG	外部爬电距离 <sup>1</sup>	测量输入端至输出端, 沿壳体最短距离	8	mm
DTI	隔离距离	最小内部间隙(内部距离)	32	μm
CTI	相对漏电指数	DIN EN 60112 (VDE 0303-11); IEC 60112	>600	V
	材料组	依据 IEC 60664-1	I	
	IEC 60664-1 过压类别	额定市电电压 ≤ 300V <sub>RMS</sub>	I-IV	
		额定市电电压 ≤ 400V <sub>RMS</sub>	I-IV	
		额定市电电压 ≤ 600V <sub>RMS</sub>	I-III	
<b>DIN V VDE V 0884-17:2017-01<sup>2</sup></b>				
V <sub>IORM</sub>	最大重复峰值隔离电压	交流电压(双极)	1414	V <sub>PK</sub>
V <sub>IOWM</sub>	最大工作隔离电压	交流电压; 时间相关的介质击穿 (TDDb) 测试	1000	V <sub>RMS</sub>
		直流电压	1414	V <sub>DC</sub>
V <sub>IOTM</sub>	最大瞬态隔离电压	V <sub>TEST</sub> = V <sub>IOTM</sub> , t = 60s (认证); V <sub>TEST</sub> = 1.2 × V <sub>IOTM</sub> , t = 1s (100% 产品测试)	7070	V <sub>PK</sub>
V <sub>IOSM</sub>	最大浪涌隔离电压 <sup>3</sup>	测试方法 依据 IEC 60065, 1.2/50μs 波形, V <sub>TEST</sub> = 1.6 × V <sub>IOSM</sub> (生产测试)	6250	V <sub>PK</sub>
q <sub>pd</sub>	表征电荷 <sup>4</sup>	方法 a, 输入/输出安全测试子类 2/3 后, V <sub>ini</sub> = V <sub>IOTM</sub> , t <sub>ini</sub> = 60s; V <sub>pd(m)</sub> = 1.2 × V <sub>IORM</sub> , t <sub>m</sub> = 10s	≤5	pC
		方法 a, 环境测试子类 1 后, V <sub>ini</sub> = V <sub>IOTM</sub> , t <sub>ini</sub> = 60s; V <sub>pd(m)</sub> = 1.6 × V <sub>IORM</sub> , t <sub>m</sub> = 10s	≤5	
		方法 b, 常规测试 (100% 生产测试) 和前期 预处理(抽样测试) V <sub>ini</sub> = 1.2 × V <sub>IOTM</sub> , t <sub>ini</sub> = 1s; V <sub>pd(m)</sub> = 1.875 × V <sub>IORM</sub> , t <sub>m</sub> = 1s	≤5	
C <sub>io</sub>	栅电容, 输入到输出 <sup>5</sup>	V <sub>IO</sub> = 0.4 × sin(2πft), f = 1MHz	~0.5	pF
R <sub>io</sub>	绝缘电阻 <sup>5</sup>	V <sub>IO</sub> = 500V, T <sub>A</sub> = 25°C	>10 <sup>12</sup>	Ω
		V <sub>IO</sub> = 500V, 100°C ≤ T <sub>A</sub> ≤ 125°C	>10 <sup>11</sup>	
		V <sub>IO</sub> = 500V at T <sub>S</sub> = 150°C	>10 <sup>9</sup>	
	污染度		2	
<b>UL 1577</b>				
V <sub>iso</sub>	最大隔离电压	V <sub>TEST</sub> = V <sub>iso</sub> , t = 60s (认证), V <sub>TEST</sub> = 1.2 × V <sub>iso</sub> , t = 1s (100%生产测试)	5000	V <sub>RMS</sub>
<b>注:</b>				
1. 爬电距离和间隙要求应根据具体应用中特定设备的隔离标准。电路板设计应注意保持爬电和间隙距离, 确保隔离器在印刷电路板上的焊盘不会缩短此距离。印刷电路板上的爬电距离与间隙在某些情况下是相同的。通过在电路板上插入凹槽可以增大这些距离指标。				
2. 该标准仅适用于最大工作额定值范围内的安全电气隔离, 应通过适当的保护电路确保遵守安全等级要求。				
3. 测试在空气或油中进行, 以确定隔离层固有的浪涌抑制。				
4. 表征电荷是由局部放电引起的放电电荷(pd)。				
5. 绝缘栅两侧的所有引脚连接在一起, 构成双端器件。				

7.6. 相关安全认证

CQC
GB4943.1-2022 认证
SOIC16-WB:增强隔离(仅适用于海拔 5000 米及以下)
证书编号: CQC23001406424

**7.7. 电气特性**
**7.7.1. 驱动器特性**

除非有额外说明，本表格数据均为建议工作条件下的测试结果。

参数	测试条件	最小值	典型值	最大值	单位
$ V_{OD1} $	差分输出电压(无负载)	$V_{DDB} = 5V$			V
$ V_{OD2} $	差分输出电压(带负载)	2.7	4.6	5.5	V
$\Delta V_{OD1} $	差分输出电压变化	1.5	3.6	0.2	
$V_{OC}$	共模输出电压	-0.2		0.2	
$\Delta V_{OC}$	稳态共模输出电压变化	1	$V_{DDB}/2$	3	
$I_{IH}, I_{IL}$	输入漏电流 DI, DE	$R_L = 54\Omega$ ; 图 8-1			
$I_{OS}$	驱动器输出短路电流	DI, DE = 0V 或 $V_{DDA}$	-20	20	$\mu A$
CMTI	共模瞬变抗扰度	DE= $V_{DDA}$ , $V_A$ 或 $V_B = -7V$	-250	250	mA
		DE= $V_{DDA}$ , $V_A$ 或 $V_B = 12V$			
$C_{MI}$	共模瞬变抗扰度	$V_{CM} = 1500V$ ; 图 8-8	100	150	kV/ $\mu s$
$C_i$	输入电容	$V_i = V_{DD}/2 + 0.4 \times \sin(2\pi ft)$ , $f = 1MHz$ , $V_{DD} = 5V$		4	pF

**7.7.2. 接收器特性**

除非有额外说明，本表格数据均为建议工作条件下的测试结果。

参数	测试条件	最小值	典型值	最大值	单位	
$V_{OH}$	逻辑高电平输出电压	$V_{DDA} = 5V, I_{OH} = -4mA$	$V_{DDA} - 0.4$	4.8	V	
$V_{OL}$	逻辑低电平输出电压	$V_{DDA} = 5V, I_{OL} = 4mA$		0.2	V	
$V_{IT+(IN)}$	高电平输入阈值		-110	-50	mV	
$V_{IT-(IN)}$	低电平输入阈值		-200	-140	mV	
$V_{I(HYS)}$	输入阈值迟滞		30		mV	
$I_i$	总线输入电流	$V_A$ 或 $V_B = 12V$ , 其它输入引脚接 0V		75	125	$\mu A$
		$V_A$ 或 $V_B = 12V, V_{DDB} = 0V$ , 其它输入引脚接 0V		80	125	
		$V_A$ 或 $V_B = -7V$ , 其它输入引脚接 0V	-100	-40		
		$V_A$ 或 $V_B = -7V, V_{DDB} = 0V$ , 其它输入引脚接 0V	-100	-40		
$R_{iD}$	差分输入电阻	A, B	96		K $\Omega$	
$I_{IH}$	高电平输入漏电流 $\overline{RE}$	$V_{IH} = V_{DDA}$	-20	20	$\mu A$	
$I_{IL}$	低电平输入漏电流 $\overline{RE}$	$V_{IL} = 0V$	-20	20	$\mu A$	
$C_D$	差分输入电容	输入 $f = 1.5MHz$ , $V_{pp} = 1V$ 正弦信号, 通过 A 和 B 测量 $C_D$		12	pF	
$C_i$	输入到地电容	$V_i = 0.4V \times \sin(2\pi ft)$ , $f = 1MHz$		18	pF	

**7.8. 供电电流**

除非有额外说明，本表格数据均为建议工作条件下的测试结果。

参数	测试条件	最小值	典型值	最大值	单位
$I_{DDA}$	逻辑侧供电电流	$\overline{RE} = 0V$ 或 $V_{DDA}$ , DE = 0V 或 $V_{DDA}$	$V_{DDA} = 3.3V$	7.6	mA
			$V_{DDA} = 5V$	8.0	
$I_{DDB}$	总线侧供电电流	$\overline{RE} = 0V$ 或 $V_{DDA}$ , DE = 0V, 无总线负载		6.8	mA



## 7.9. 时序特性

### 7.9.1. 驱动时序特性

除非有额外说明，本表格数据均为建议工作条件下的测试结果。

参数	测试说明	最小值	典型值	最大值	单位
$t_{PLH}, t_{PHL}$	驱动传输延时		20	50	ns
$t_{PVD}$	脉冲宽度失真 $ t_{PLH} - t_{PHL} $		3	12.5	ns
$t_r$	输出上升时间		5	12	ns
$t_f$	输出下降时间		5	12	ns
$t_{PZH}, t_{PZL}$	驱动器开启时间		15	35	ns
$t_{PHZ}, t_{PLZ}$	驱动器关闭时间		15	35	ns

### 7.9.2. 接收时序特性

除非有额外说明，本表格数据均为建议工作条件下的测试结果。

参数	测试说明	最小值	典型值	最大值	单位
$t_{PLH}, t_{PHL}$	接收传输延时		30	120	ns
$t_{PVD}$	脉冲宽度失真 $ t_{PLH} - t_{PHL} $		7	25	ns
$t_r$	输出上升时间		2.5	4	ns
$t_f$	输出下降时间		2.5	4	ns
$t_{PHZ}, t_{PLZ}$	接收器关闭时间		20	40	ns
$t_{PZH}, t_{PZL}$	接收器开启时间, $DE = 0V$		20	40	ns

8. 参数测试电路

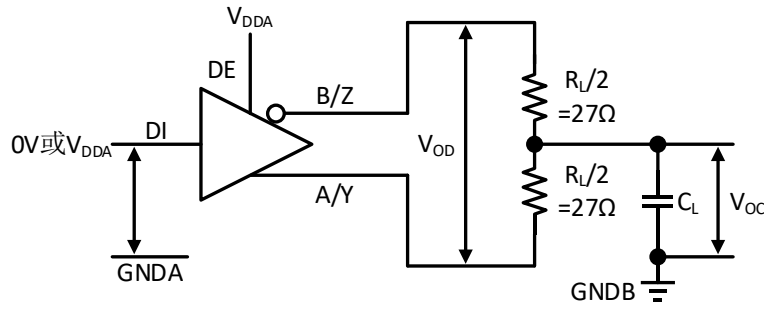
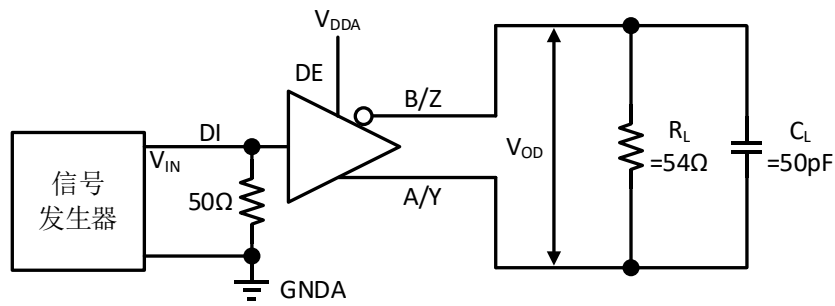


图 8-1 驱动器电压测试电路



注:

1. 图中的  $50\Omega$  匹配电阻仅用于测试，实际电路中并不需要；
2.  $C_L$  包含夹具和仪器寄生电容。

图 8-2 驱动器传输延时测试电路

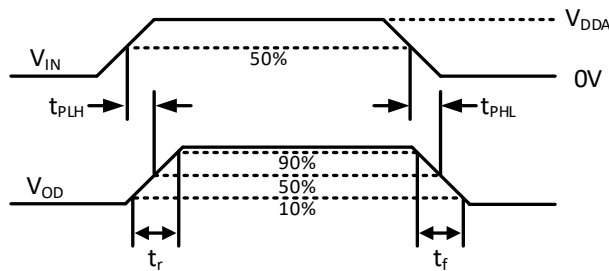
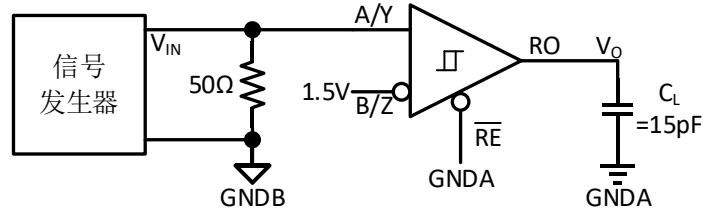


图 8-3 驱动器传输延时和上升下降时间



注:

1. 图中的 50Ω 匹配电阻仅用于测试，实际电路中并不需要；
2.  $C_L$  包含夹具和仪器寄生电容。

图 8-4 接收器传输延时测试电路

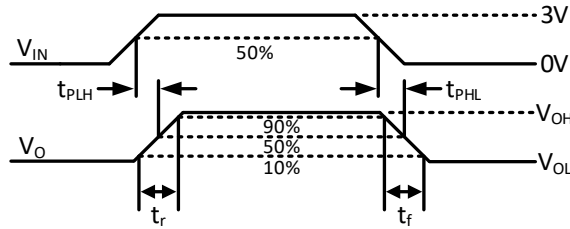


图 8-5 接收器传输延时和上升下降时间

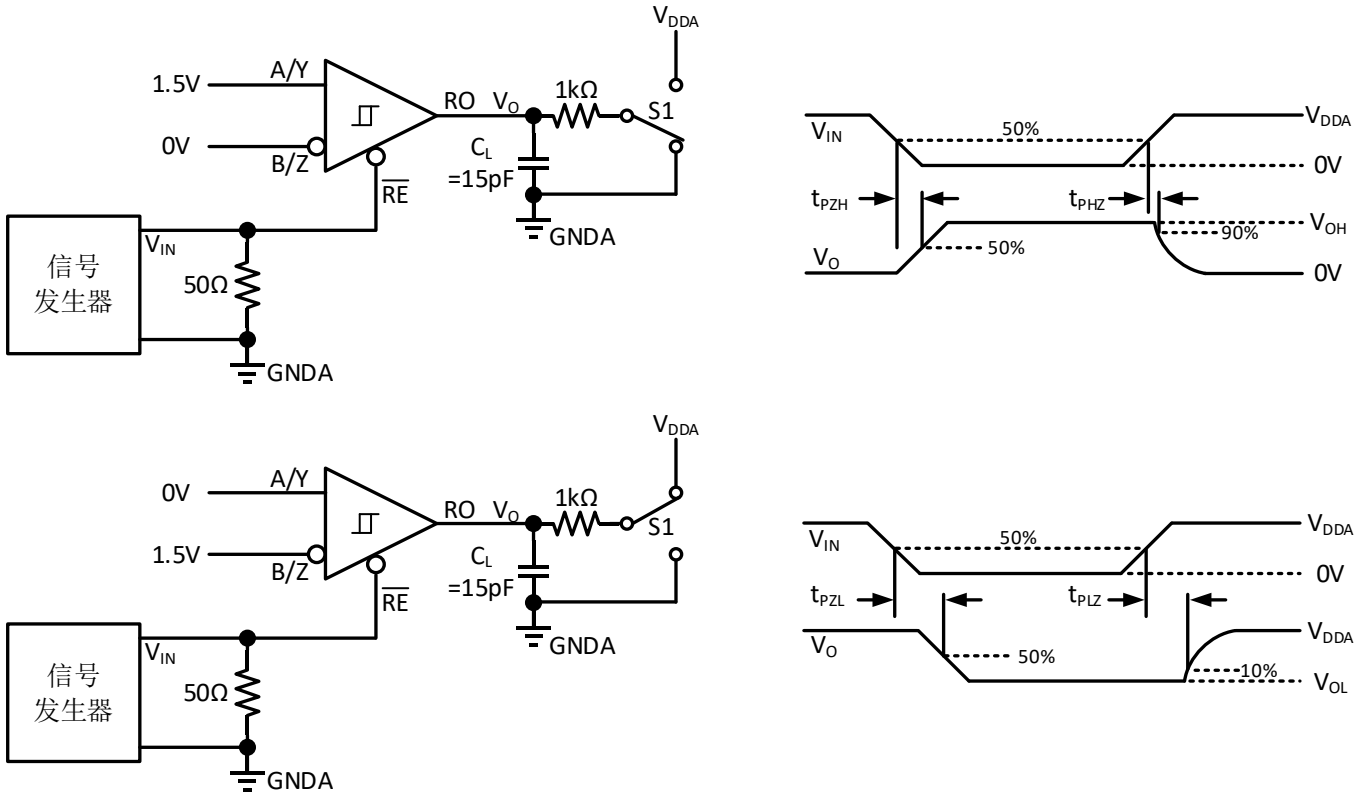
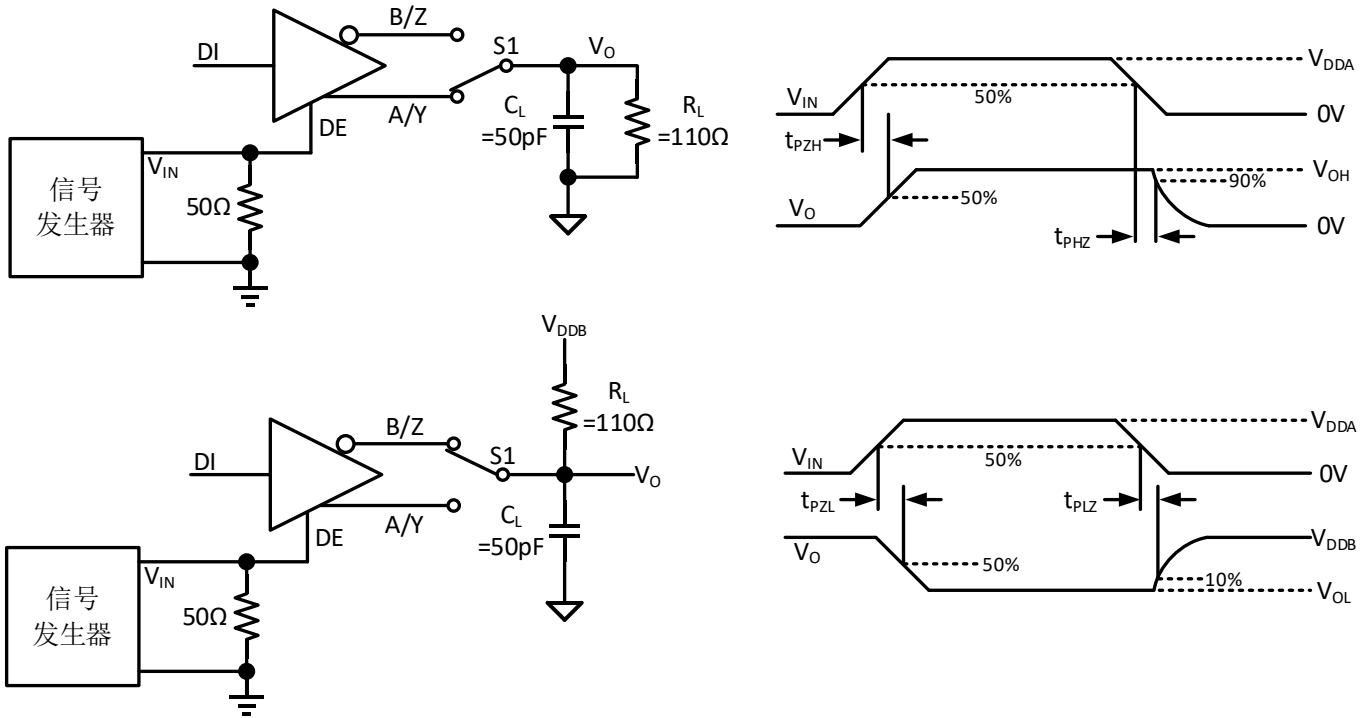


图 8-6 接收器开启和关闭时间



注:

1. 图中的 50Ω 匹配电阻仅用于测试，实际电路中并不需要；
2.  $C_L$  包含夹具和仪器寄生电容。

图 8-7 驱动器开启和关闭时间

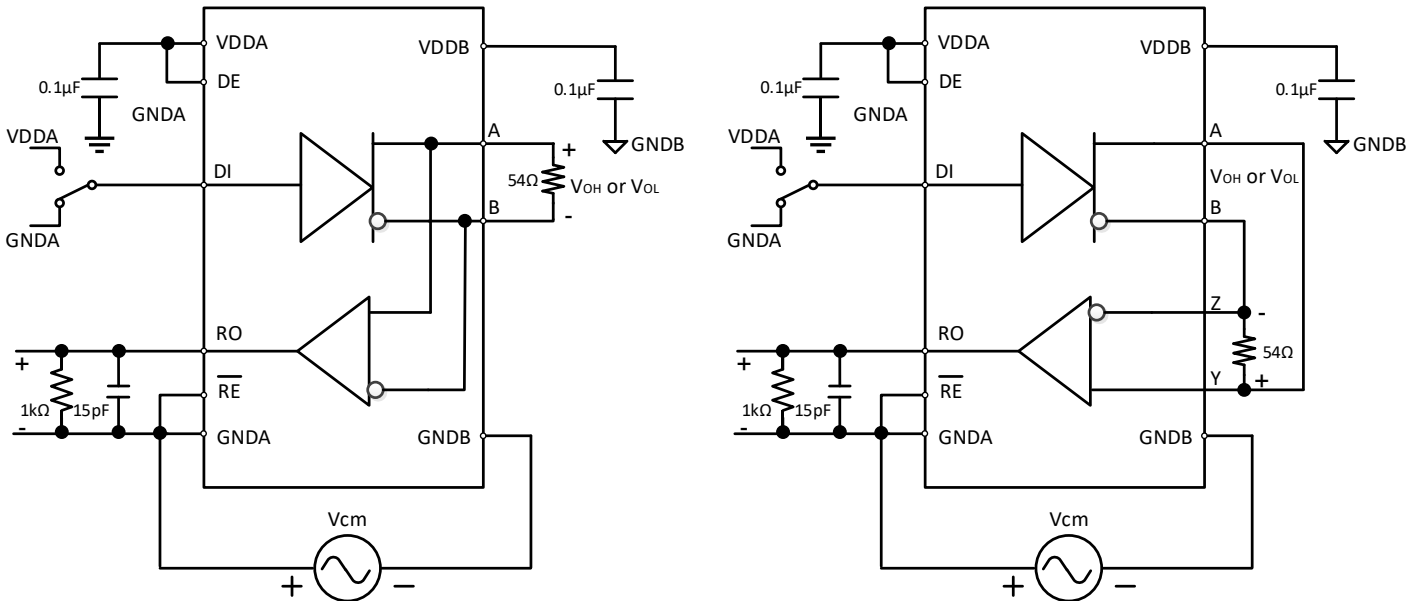


图 8-8 半双工（左）和全双工（右）收发器的共模瞬态抑制（CMTI）测试电路

## 9. 详细描述

CA-IS3089WX 隔离式 RS-485/RS-422 收发器在总线侧与控制器侧（逻辑侧）之间提供高达  $5kV_{RMS}$  的电气隔离。这些器件具有  $150kV/\mu s$  的共模瞬态抗扰度，支持 40Mbps 的数据传输速率。该系列器件能够在嘈杂的环境下实现可靠的数据传输，适用于电机驱动、PLC 通信模块、HVAC 等广泛的工业应用。该系列收发器通过两种机制避免在发生总线故障或总线冲突时出现大的功率消耗：首先是驱动器具有有限流保护功能，即在所允许的共模电压范围内一旦发生输出短路，驱动器输出会限流；其次是热关断保护，一旦检测到器件结温超过热关断阈值，驱动器禁用。

### 9.1. 逻辑输入

CA-IS3089WX 隔离式 RS-485/RS-422 收发器的逻辑侧包含三个数字输入引脚：接收器使能控制  $\overline{RE}$ 、驱动器使能控制 DE 和驱动器逻辑输入 DI。其中，驱动器使能引脚 DE 在内部下拉至 GNDA，接收器使能控制引脚  $\overline{RE}$  和驱动器逻辑输入 DI 在内部上拉至 VDDA。所有上拉、下拉电阻典型值为  $1.5M\Omega$ ，输入等效电路如图 9-1 所示。

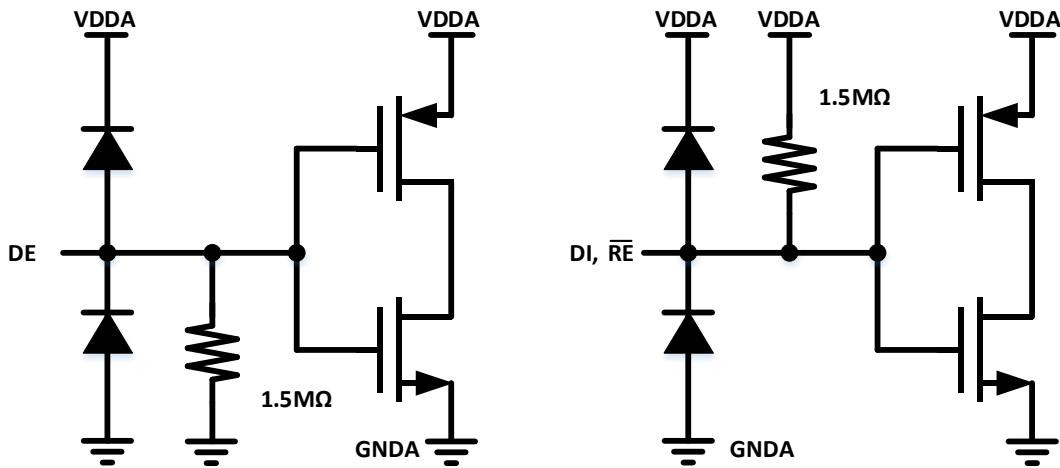


图 9-1 逻辑输入等效电路

### 9.2. 接收器

RS-485/RS-422 接收器将来自总线(A 和 B)的差分信号转换为逻辑侧的单端输出，为控制器提供逻辑电平输出 RO。使能控制信号  $\overline{RE}$  置为低电平时，接收器使能； $\overline{RE}$  置为高电平时，接收器禁止工作。CA-IS3089WX 接收器真值表如表 9-1 所示。

在接收机使能的情况下，当差分输入电压  $V_{ID} = V_A - V_B$  大于等于高电平输入阈值  $V_{TH+(IN)}$  时，接收器输出 RO 变为高电平；当  $V_{ID}$  小于等于低电平输入阈值  $V_{TH-(IN)}$  时，接收机输出 RO 变为低电平。如果  $V_{ID}$  在  $V_{TH+(IN)}$  和  $V_{TH-(IN)}$  之间，则 RO 输出不确定。

当接收器禁用时，RO 输出为高阻态。接收器使能控制  $\overline{RE}$  引脚在内部弱上拉至 VDDA，开路时接收器禁用。

当收发器与总线断开连接（开路），总线线路彼此短路或总线空闲时，接收机输入的内部偏置会导致输出 RO 变为故障安全高电平，省去了外部失效保护偏置电阻。

表 9-1 CA-IS3089WX 接收器真值表

VDDA	VDDB	差分输入 ( $V_A - V_B$ )	使能控制 ( $\overline{RE}$ )	输出 (RO)
PU	PU	$V_{TH+(IN)} \leq V_A - V_B$	L	H
PU	PU	$V_{TH-(IN)} < V_A - V_B < V_{TH+(IN)}$	L	不确定
PU	PU	$V_A - V_B \leq V_{TH-(IN)}$	L	L
PU	PU	X	H	Hi-Z
PU	PU	X	开路	Hi-Z
PU	PU	开路/短路/空闲	L	H
PD	PU	X	X	Hi-Z
PU	PD	X	L	H

注:

1. X = 无关; H = 高电平; L = 低电平; Hi-Z = 高阻; PD = 断电; PU = 上电。
2.  $\overline{RE}$ 内部弱上拉至 VDDA。

### 9.3. 驱动器

RS-485/RS-422 驱动器将本地控制器提供的单端输入信号 (DI) 转换成差分输出 (A 和 B), 用于总线信号传输。驱动器真值表如表 9-2 所示。总线侧的驱动器输出与接收器输入具有 $\pm 8kV$  (人体模式) 的静电放电 (ESD) 保护等级。驱动器提供输出限流保护和热关断功能。DE 引脚内部弱下拉, 当该引脚开路时, 驱动器禁用。CA-IS3089WX 的驱动器输入 DI 引脚内部弱上拉, 当驱动器使能时, 如果 DI 开路, 驱动器输出高电平。

表 9-2 CA-IS3089WX 驱动器真值表

VDDA	VDDB	TX 输入	使能控制	TX 输入	
		(DI)	(DE)	A	B
PU	PU	H	H	H	L
PU	PU	L	H	L	H
PU	PU	X	L	Hi-Z	Hi-Z
PU	PU	X	开路	Hi-Z	Hi-Z
PU	PU	开路	H	H	L
PD	PU	X	X	Hi-Z	Hi-Z
PU	PD	X	X	Hi-Z	Hi-Z
PD	PD	X	X	Hi-Z	Hi-Z

注:

1. X = 无关; H = 高电平; L = 低电平; Hi-Z = 高阻; PD = 断电; PU = 上电。
2. DE 引脚内部弱下拉至 GND; DI 引脚内部弱上拉至 VDDA。

### 9.4. 器件保护

#### 9.4.1. 信号隔离

CA-IS3089WX 器件内部集成数字隔离器, 采用基于开关键控 (OOK) 调制的电容隔离技术, 在逻辑侧与总线侧之间提供高达  $5kV_{RMS}$  的电气隔离。

#### 9.4.2. 热关断

当 CA-IS3089WX 器件的结温超出热关断门限  $T_{J(shutdown)}$  ( $160^{\circ}C$ , 典型值) 时, 驱动器禁用, 输出进入高阻态, 一旦结温恢复到正常工作范围, 驱动器退出热关断状态。

### 9.4.3. 限流保护

CA-IS3089WX 器件的驱动器输出具有限流保护，在共模电压范围内，一旦发生驱动器输出短路到正压或负压，驱动器将限制输出电流，此时有可能消耗较大的电源电流使芯片结温升高，触发热关断功能，为输出短路提供了二次防护。CA-IS3089WX 的共模电压为-15V 至+15V。

## 10. 应用信息

CA-IS3089WX 提供半双工的 RS-485/RS-422 收发器。对于半双工收发器，用户可以通过驱动器和接收器的使能控制引脚配置收发器的工作模式，以避免总线冲突。

### 10.1. 典型应用

RS-485/RS-422 总线是在同一总线上并行连接多个收发器，实现多节点间的远距离数据传输。图 10-1 为典型的半双工网络拓扑。

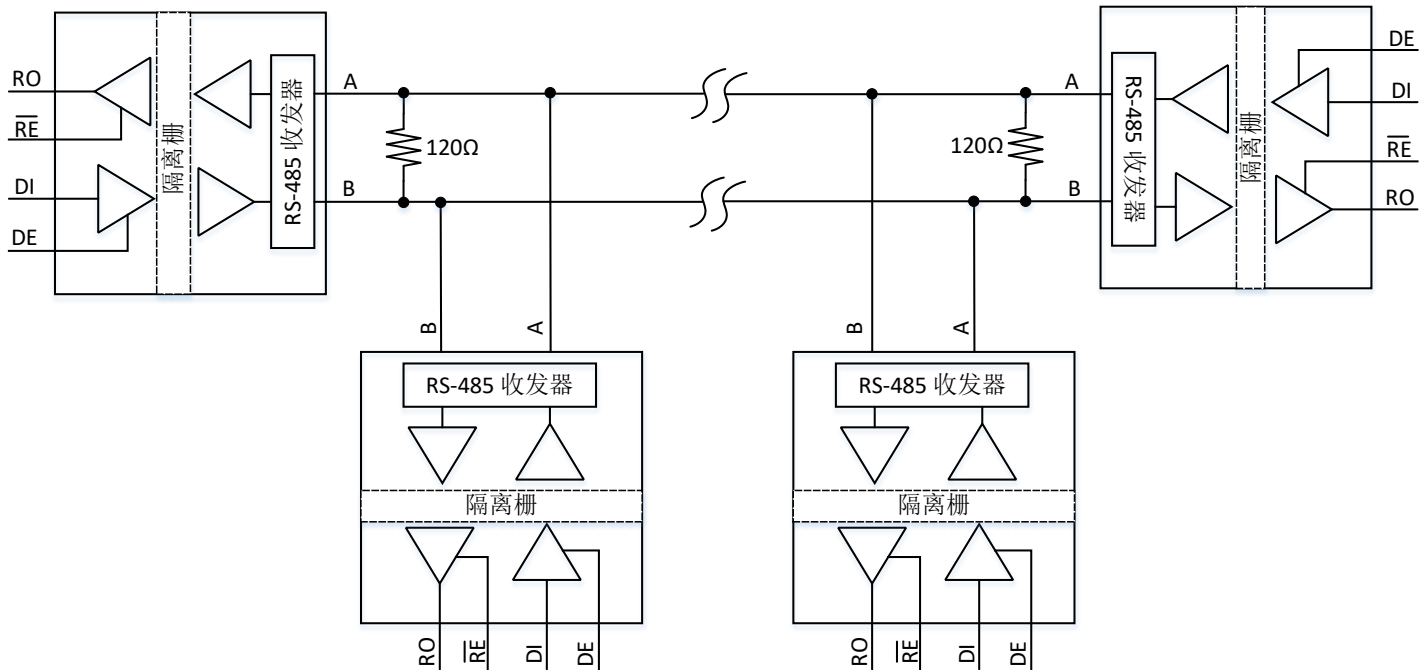


图 10-1 半双工 RS-485 网络架构示例

CA-IS3089WX 在 RS-485/RS-422 总线上能够支持的最高通信速率为 40Mbps，在此速率下的数据传输距离可达 12 米。根据 RS-485 标准，数据速率为 100kbps 时，最大传输距离为 1200 米。在实际应用中，最高速率或最远传输距离均受限于所使用的电缆、总线上的负载、节点数、网络拓扑等因素，在实际设计中需要考虑信号在电缆上的传输损耗、时间延迟、网络不匹配/不平衡、节点间的地电位差等因素，为网络配置留出一定的裕量。为降低信号反射，在总线网络中需要考虑匹配问题，通常在总线相距最远的两个端点接匹配电阻，阻值为双绞线的特征阻抗 ( $Z_0$ )，典型值为 120Ω。分支节点与总线的距离应尽可能短。

### 10.2. 总线节点数

RS-485/RS-422 总线允许挂接的最大收发器个数（或接收器个数）取决于系统的总体负载，任何器件连接到总线上时都将引入额外的总线负载。RS-485/RS-422 总线负载通常以“单位负载”计量，根据 RS-485 标准，一对特征阻抗为 120Ω（或更大）的双绞线，总线上可以挂接 32 个接收器阻抗为“单位负载”的收发器（总线负载为 375Ω），单位负载阻抗为 12kΩ。CA-IS3089WX 的接收器输入阻抗为 1/8 单位负载，即 96kΩ，一对通信总线上允许挂接的收发器数量可以达到  $32 \times 8 = 256$  个。

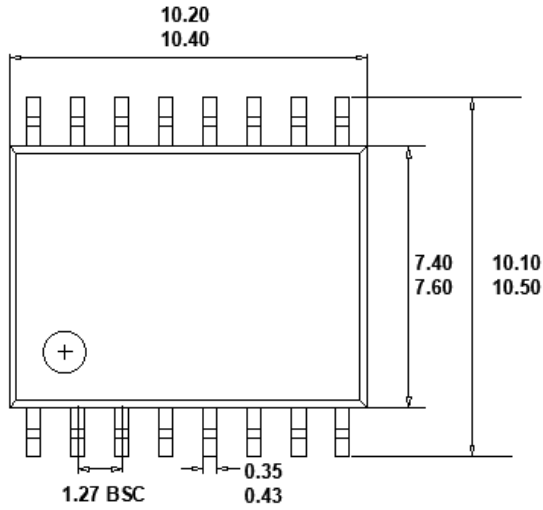


### 10.3. PCB 布板

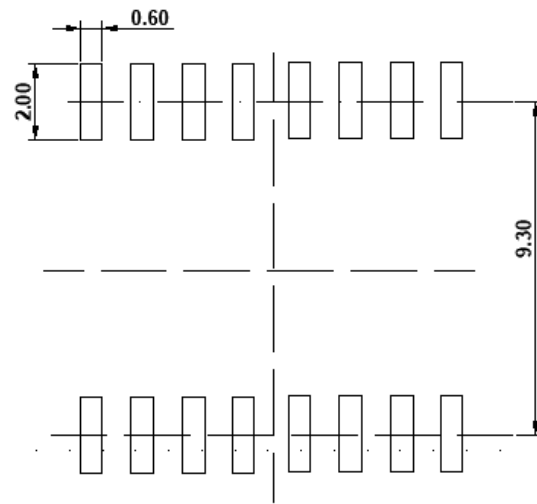
建议在隔离器下方保留一个远离地线和信号线的隔离通道，总线侧和逻辑侧之间的任何电气连接或金属连接都会降低隔离度。为确保器件在任何数据速率下可靠工作，建议在 VDDA 与 GNDA、VDDB 与 GNDB 之间外接去耦电容，相关电容应紧靠器件相应的电源引脚放置，以保持稳定的逻辑侧和总线侧的供电电压。

11. 封装信息

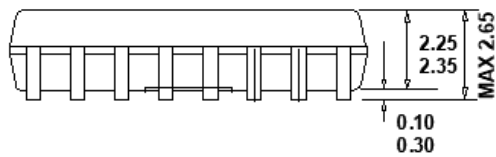
下图给出了 CA-IS3089WX 隔离器所采用的 SOIC16-WB 宽体封装的尺寸图和建议焊盘尺寸图，尺寸以毫米为单位。



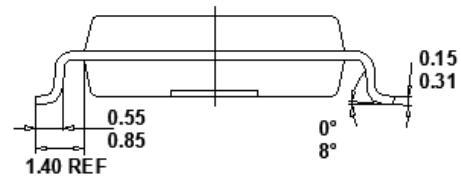
TOP VIEW



RECOMMENDED LAND PATTERN



FRONT VIEW



LEFT SIDE VIEW

## 12. 焊接信息

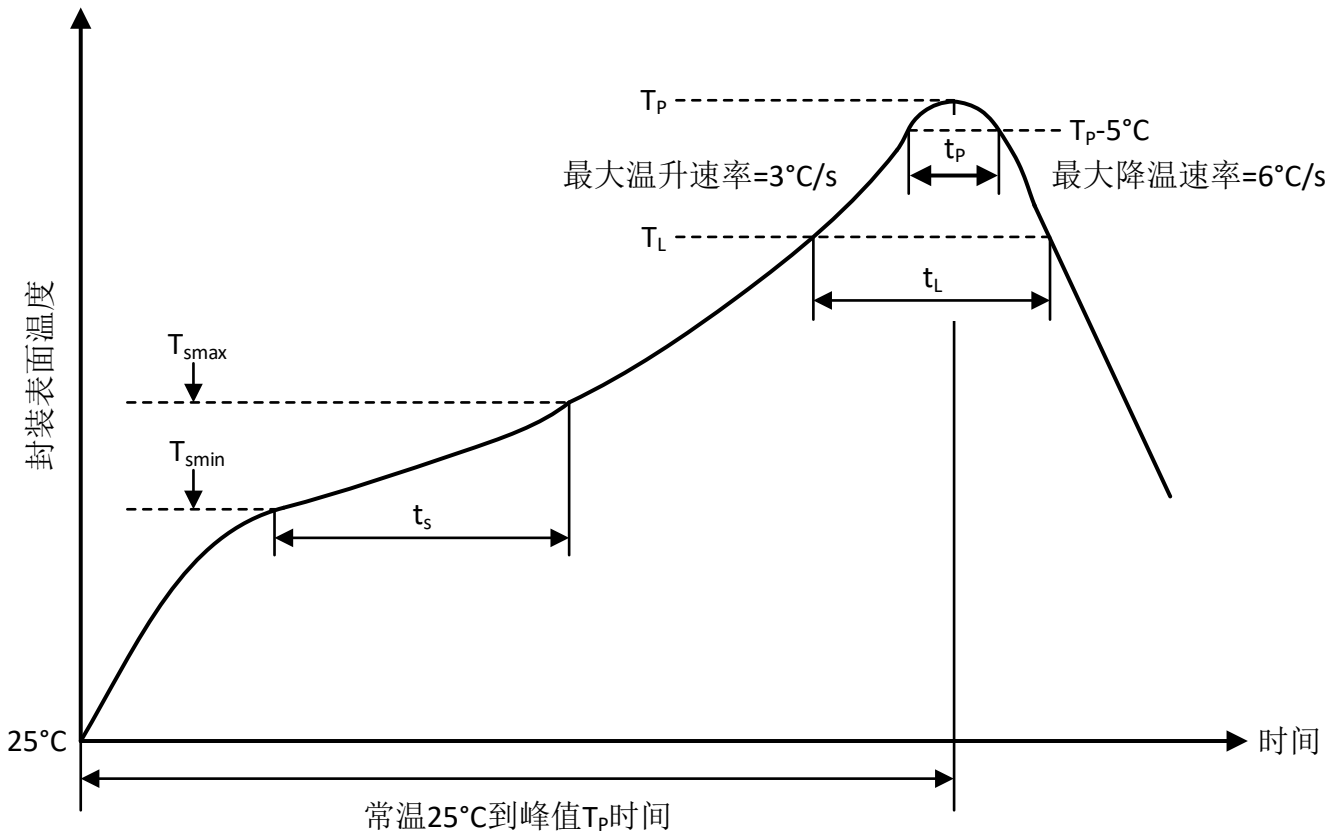


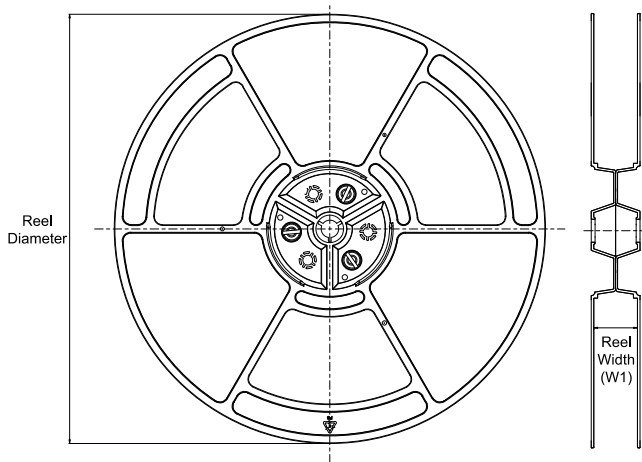
图 12- 1 焊接温度曲线

表 12- 1 焊接温度参数

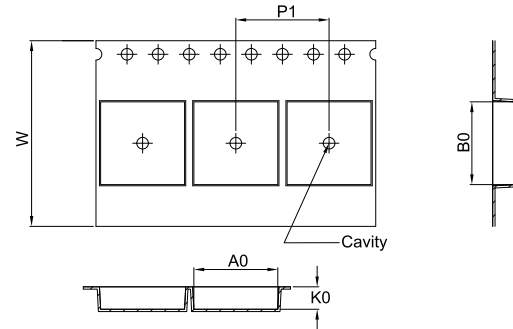
简要说明	无铅焊接
升温速率 ( $T_L=217^\circ\text{C}$ 至峰值 $T_p$ )	最大 3°C/s
$T_{smin}=150^\circ\text{C}$ 到 $T_{smax}=200^\circ\text{C}$ 预热时间 $t_s$	60~120 秒
温度保持 $217^\circ\text{C}$ 以上时间 $t_L$	60~150 秒
峰值温度 $T_p$	$260^\circ\text{C}$
小于峰值温度 $5^\circ\text{C}$ 以内时间 $t_p$	最长 30 秒
降温速率 ( 峰值 $T_p$ 至 $T_L=217^\circ\text{C}$ )	最大 6°C/s
常温 $25^\circ\text{C}$ 到峰值温度 $T_p$ 时间	最长 8 分钟

13. 卷带包装信息

REEL DIMENSIONS

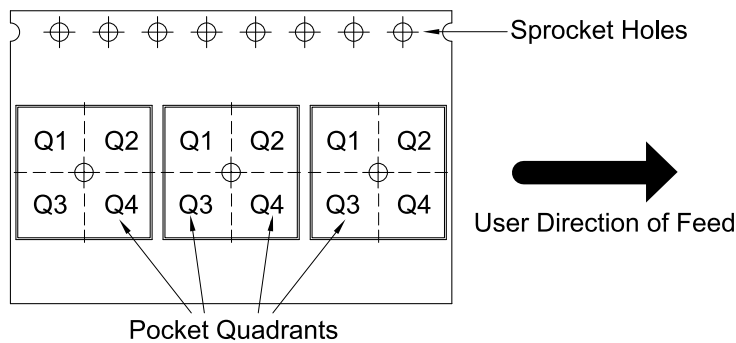


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



\*所有尺寸均为标称值。

型号	封装类型	封装图	引脚	SPQ	卷带尺寸 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CA-IS3089WX	SOIC	W	16	1000	330	16.4	10.9	10.7	3.2	12.0	16.0	Q1

## 14. 重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。除此之外不得复制或展示所述资源，如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，Chipanalog 对此概不负责。

### 商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。



<http://www.chipanalog.com>